

2/5/1 (Item 1 from file: 351)  
DIALOG(R)File 351:Derwent WPI  
(c) 2005 Thomson Derwent. All rts. reserv.

009661903 \*\*Image available\*\*  
WPI Acc No: 1993-355454/199345  
XRPX Acc No: N93-274428

Power amplifier with high harmonic matching circuit - has two main lines  
intercoupled through closed circuit resonating with input signal wave,  
main line earthed by reactance element to match sec. high harmonic wave  
and outputs signal wave from closed circuit NoAbstract

Patent Assignee: NIPPON TELEGRAPH & TELEPHONE CORP (NITE )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 5259763	A	19931008	JP 9254615	A	19920313	199345 B

Priority Applications (No Type Date): JP 9254615 A 19920313

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 5259763	A		6	H03F-003/60	

Abstract (Basic): JP 5259763 A

Dwg.1/7

Title Terms: POWER; AMPLIFY; HIGH; HARMONIC; MATCH; CIRCUIT; TWO; MAIN;  
LINE; INTERCOUPLING; THROUGH; CLOSE; CIRCUIT; RESONANCE; INPUT; SIGNAL;  
WAVE; MAIN; LINE; EARTH; REACTANCE; ELEMENT; MATCH; SEC; HIGH; HARMONIC;  
WAVE; OUTPUT; SIGNAL; WAVE; CLOSE; CIRCUIT; NOABSTRACT

Derwent Class: U24

International Patent Class (Main): H03F-003/60

International Patent Class (Additional): H03F-001/02; H03F-003/24

File Segment: EPI

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2501994号

(45) 発行日 平成 8 年 (1996) 5 月 29 日

(24) 登録日 平成 8 年 (1996) 3 月 13 日

(51) Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 F	3/60		H 0 3 F	3/60
H 0 1 P	1/203		H 0 1 P	1/203

請求項の数 1 (全 5 頁)

(21) 出願番号	特願平4-54615	(73) 特許権者	000004226 日本電信電話株式会社 東京都新宿区西新宿三丁目19番2号
(22) 出願日	平成4年(1992)3月13日	(72) 発明者	田中 將義 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
(65) 公開番号	特開平5-259763	(72) 発明者	山本 員市 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
(43) 公開日	平成5年(1993)10月8日	(72) 発明者	山本 耕司 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
		(74) 代理人	弁理士 志賀 富士弥
		審査官	伊東 和重
		(56) 参考文献	特開 昭59-10002 (J P, A) 実開 昭55-74149 (J P, U)

(54) 【発明の名称】 電力増幅器

1

(57) 【特許請求の範囲】

【請求項1】 増幅素子と入力整合回路と出力整合回路と第2次高調波整合回路を有する電力増幅器において、上記第2次高調波整合回路は、少なくとも上記増幅素子の出力側に配置されて入力端子が該増幅素子の出力側に接続され、信号波長のほぼ4分の1の長さあるいは信号波長のほぼ4分の1の奇数倍の長さを有した第1の結合線路と結合する第1の主線路と、一端が上記第1の結合線路に結合した後に上記第1の主線路に接続され他端が接地されたリアクタンス素子と、一端が出力端子に接続され他端が抵抗素子を介して接地され該両端の間で信号波長のほぼ4分の1の長さあるいは信号波長のほぼ4分の1の奇数倍の長さを有した第2の結合線路と結合する第2の主線路と、

2

上記第1の結合線路と第2の結合線路の両端が上記入力端子に信号を入力したとき上記出力端子に信号を出力するように接続線路で接続されて形成され該接続により閉じられた線路長が該信号のほぼ一波長の長さあるいはほぼ一波長の整数倍の長さを有する閉回路と、を具備することを特徴とする電力増幅器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は衛星通信、地上マイクロ波通信等に用いられ、高効率化即ち消費電力の低減を図ったマイクロ波半導体電力増幅器に関するものである。

【0002】

【従来技術】 電力増幅器の高効率化を図る目的で信号波の高調波を制御する方法がある。これは増幅素子出力

端において、偶数次高調波に対し短絡、奇数次高調波に対し開放となるような高調波整合用インピーダンスを付加することによって、出力電圧波形と出力電流波形の整形を行ない、消費電力を低減するものである。しかし実際には、全ての高調波に対して前述のような整合用インピーダンスを実現することは難しい。そこで、消費電力に対する影響の大きい第2次高調波のみを対象にその出力インピーダンスを最適化することで、十分な消費電力の低減効果を見込んでいた。また増幅素子のパッケージやボンディングワイヤー等による寄生的な容量やインダクタンスの影響により、また素子の製造時におけるばらつき等により、増幅素子の出力接続点での第2次高調波整合回路が実現すべきインピーダンスは必ずしも短絡ではなく、リアクタンスとなる場合が多い。

【0003】図5は、特開昭60-5615号公報“マイクロ波電力増幅器”に示された、第2次高調波のみを対象に整合用インピーダンスを付加した例の構成図である。図において1は増幅素子、2は入力整合回路、3は出力整合回路、14は基本波の約8分の1の長さを有し出力整合回路3と結合している第2次高調波用インピーダンス回路、C1、C2は一端が第2次高調波インピーダンス回路14の各端に接続され他端が接地されたキャパシタ（容量）、C3は入力側のカップリングキャパシタ、C5は出力側のDCカット用カップリングキャパシタ、C4、C6はバイアス（またはバイパス）キャパシタ、RFC1、RFC2は高周波チョークコイルである。この構成においてC1、C2のキャパシタを変化させると、増幅信号周波数に対する入力インピーダンスを一定に保ったまま、増幅信号周波数の第2次高調波に対する入力インピーダンスを独立に変化させることができる。従って第2次高調波に対する入力インピーダンスの最適化即ち消費電力の低減は、2つのキャパシタC1、C2を、適切なキャパシタのものに取り替えることで達成される。

【0004】

【発明が解決しようとする課題】以上に示したような従来の電力増幅器においては、調整箇所が2箇所有り、キャパシタC1、C2を変化させると、増幅信号周波数に対する入力インピーダンスを一定に保ったまま、増幅信号周波数の第2次高調波に対する入力インピーダンスを独立に変化させることができる。図6はキャパシタC1とC2を調整して、第2次高調波に対する入力インピーダンスを短絡状態に設定した場合の、入力インピーダンスの周波数特性をスミスチャートで示したものである。この図からは、短絡状態を実現する周波数範囲が狭いことが分かる。また、図7にキャパシタC2を最適値から僅かにずれた所に設定して、C1の値を変化させた場合の第2次高調波に対する入力インピーダンスをスミスチャートで表示する。この図から、入力インピーダンスはスミスチャートの内側にあるため、短絡条件を実現するの

が困難であることが分かる。

【0005】すなわち、従来の構成では、増幅素子1の出力端子近傍で第2次高調波に対して短絡条件を広い周波数範囲で実現することが困難なこと、およびキャパシタC2の設定が不十分であると、キャパシタC1の値を変化させても、所望の周波数で短絡に近い最適なインピーダンスに追い込むのが困難であること等の問題点を有していた。

【0006】本発明は以上のような問題点を解決するためになされたものであり、その目的は容易な回路構成で実現できる高効率な高調波制御型の電力増幅器を提供することにある。

【0007】

【課題を解決するための手段】上記の目的を達成するため、本発明の電力増幅器においては、増幅素子と入力整合回路と出力整合回路と第2次高調波整合回路を有する電力増幅器において、上記第2次高調波整合回路は、少なくとも上記増幅素子の出力側に配置されて入力端子が該増幅素子の出力側に接続され、信号波長のほぼ4分の1の長さあるいは信号波長のほぼ4分の1の奇数倍の長さを有した第1の結合線路と結合する第1の主線路と、一端が上記第1の結合線路に結合した後に上記第1の主線路に接続され他端が接地されたリアクタンス素子と、一端が出力端子に接続され他端が抵抗素子を介して接地され該両端の間で信号波長のほぼ4分の1の長さあるいは信号波長のほぼ4分の1の奇数倍の長さを有した第2の結合線路と結合する第2の主線路と、上記第1の結合線路と第2の結合線路の両端が上記入力端子に信号を入力したとき上記出力端子に信号を出力するように接続線路で接続されて形成され該接続により閉じられた線路長が該信号のほぼ一波長の長さあるいはほぼ一波長の整数倍の長さを有する閉回路と、を具備することを特徴としている。

【0008】

【作用】本発明の電力増幅器では、増幅素子の少なくとも出力側に第2次高調波整合回路を配置し、増幅素子の出力を信号波に共振する閉回路に結合した後にリアクタンス素子で接地した第1の主線路へ導き、その出力に含まれる第2次高調波を信号波と独立に整合させる。一方、信号波は共振により第1の主線路から閉回路を介して第2の主線路に導いて、この第2の主線路の一端から出力する。ここで、第2の主線路の他端を抵抗素子で終端することにより、上記の一つのリアクタンス素子の値を変化させるのみで第2高調波を制御可能にして、消費電力の低減すなわち高効率化を図る。以上により、調整が容易であり、従って設計性の高い高調波制御型の電力増幅器を実現している。

【0009】

【実施例】以下、本発明の実施例を図面を参照して詳細に説明する。

【0010】図1は本発明の一実施例の構成図を示す。図において、1は例えば半導体を用いた増幅素子、2は入力整合回路、3は出力整合回路、4は第2次高調波整合回路、5は第2次高調波整合回路2の入力端子、6、8は接続線路（主線路）の端子、7は第2次高調波整合回路2の出力端子、9、10は接続線路（主線路）、11は接続線路9に結合する結合線路11aと接続線路10に結合する結合線路11bと両者を閉じるように接続する接続線路11cから構成される閉回路、C3、C4、C5、C6、C7はキャパシタ、13は終端抵抗、15は電力増幅器の入力端子、16は電力増幅器の出力端子、RFC1、RFC2はチョークコイルである。

【0011】本実施例の接続構成において、入力端子15はDC（直流）カットカップリングキャパシタC3を通して入力整合回路2に接続され、この入力整合回路2にはチョークコイルRFC1、バイパス（またはバイアス）キャパシタC4から成るバイアス回路が接続されている。入力整合回路2と出力整合回路3の間には、増幅素子1と第2次高調波整合回路4が接続される。第2次高調波整合回路4は、接続線路9、10を有し、接続線路9、10に結合した閉回路11を備え、増幅素子1の出力側に配置されて、その入力端子5が増幅素子1の出力に接続される。接続線路9は、一端が上記第2次高調波整合回路4の入力端子5に接続され、他端が端子6を介してキャパシタC7で接地される。また端子6にはチョークコイルRFC2とバイパスキャパシタC6からなるバイアス回路が接続される。接続線路10の一端は端子8を介し終端抵抗13を通して接地される。接続線路10の他の一端は、上記第2次高調波整合回路4の出力端子7を介して出力整合回路3に接続される。出力整合回路3の出力はDCカット用カップリングキャパシタC5を介して出力端子16へ接続される。

【0012】上記の閉回路11において、接続線路9と結合する結合回路11aは信号波長のほぼ4分の1の長さあるいは信号波長のほぼ4分の1の奇数倍の長さを有し、接続線路10と結合する結合線路11bは信号波長のほぼ4分の1の長さあるいは信号波長のほぼ4分の1の奇数倍の長さを有し、結合線路11aと結合線路11bは各両端が上記入力端子5に信号が入力されたとき上記出力端子7に信号を出力するように接続線路11cで閉じるように接続される。ここで、接続線路11cの長さは、その接続により形成される閉回路11の線路長が信号波のほぼ一波長の長さあるいはほぼ一波長の整数倍の長さとなるように決定される。

【0013】次に上記実施例の動作および作用について説明する。

【0014】入力端子15から入力された信号波は、入力整合回路2によって適切なインピーダンスに変換され、増幅素子1に入力される。増幅素子1から出力された信号波は、第2次高調波整合回路4を通り、出力整合

回路3によって再び適切なインピーダンスに変換され、増幅器の出力となる。増幅素子1からの出力には、増幅素子1の非線形特性によって発生した第2次高調波が含まれている。この第2次高調波は、接続線路9とキャパシタC7からなる第2次高調波整合回路部によって、信号波とは独立に整合される。一方、入力波は、閉回路11に共振するため、接続線路9と接続線路10の結合部を有する閉回路11を介して低損失で出力端子7に伝達される。このことを図を用いて説明する。

【0015】図2は信号波と第2次高調波が独立に整合可能な様子を示している。この図では、信号周波数を2GHzとし、第2次高調波整合回路部としてキャパシタC7を0から100pFまで変化させたときの、第2次高調波整合回路4と出力整合回路3を含む入力端子5から見た、信号波（2GHz）に対する入力インピーダンスZ1と、第2次高調波（4GHz）に対する入力インピーダンスZ2をスミスチャートに表示している。Z2がキャパシタC7の変化に伴い、スミスチャートの外周部（純リアクタンス）に添って概ね半周するのに対し、Z1がほとんど動かない点となっていることが明確に分かる。即ち、本実施例の第2次高調波整合回路4は、信号波に対しては一定値を示し、第2次高調波に対しては純リアクタンスにインピーダンスを調整出来る機能を持っている。

【0016】図3は、入力端子5と出力端子7の間の、周波数1.0GHzから6.0GHzまでの伝達特性を示している。キャパシタC7を0から100pFまで変化させても、ほぼ同じ特性を示す。信号波である2GHzにおいて、低損失で伝送され、第2次高調波に対しては反射のため伝送されないことがわかる。

【0017】また、図4は第2次高調波整合回路4と出力整合回路3を含む入力端子5から見た入力インピーダンス（SパラメータのS11）の周波数特性を示している。本図において、周波数は3.5GHzから4.5GHzまで変化している。図6に示すように従来の構成では非常に狭い周波数範囲でしか純リアクタンスが実現出来ないのに対して、本実施例では、図4から明らかなように、4GHzを中心として広い周波数範囲でスミスチャートの外周にあり、広い周波数範囲で第2次高調波に対してインピーダンス整合が可能である。

【0018】以上より、第2次高調波整合回路4は、接続線路9は基本波に対してはほぼ4分の1波長あるいは信号波長のほぼ4分の1の奇数倍の長さの結合回路を有し、接続線路10は基本波に対してはほぼ4分の1波長あるいは信号波長のほぼ4分の1の奇数倍の長さの結合回路を有し、かつ上記結合回路の結合線路11a、11bが閉回路11を構成し、この閉回路11が基本波に対してはほぼ1波長あるいは基本波のほぼ整数倍の長さのを備えておれば、入力端子5に入力された信号波はキャパシタC7の値に関係なく出力端子7に出力され、第2次

高調波は接続線路9とキャパシタC7からなる高調波整合回路部により反射される。出力整合回路3は、信号波の整合だけを目的に設計すればよい。また、第2次高調波整合回路4はなんら信号波に影響を及ぼさないで、その調整は自由に行なっていよい。

【0019】増幅素子1のパッケージやボンディングワイヤー等による寄生的な容量やインダクタンスの影響により、また素子の製造時におけるばらつき等により、増幅素子1の出力接続点での第2次高調波整合回路が実現すべきインピーダンスは必ずしも短絡ではなく、リアクタンスとなる場合が多いので、実験的に決定する必要がある。本発明によれば、実際の調整時には、増幅器の使用時と同じ条件で増幅器を動作させながら、キャパシタC7の値を、高効率動作を行なえる適切なリアクタンスの値にすればよい。

【0020】なお、上記実施例では、第2次高調波整合回路4は増幅素子1の出力側の回路のみに設ける例を説明したが、その入力側の回路につけても同様な効果が期待できる。また、増幅素子1は半導体以外で構成されたものであっても良い。このように本発明は、その主旨に沿って種々に応用され、種々の実施態様を取り得るものである。

【0021】

【発明の効果】以上説明したように本発明の電力増幅器では、増幅素子と、入出力整合回路と高調波整合回路を有する電力増幅器において、高調波整合回路を入力した信号波に共振する閉回路で結合された2つの主線路で構成し、第1の主線路は入力波を導いて閉回路に結合した後リアクタンス素子で接地して、信号波と独立に第2次高調波を整合させ、信号波は閉回路を介して第2の主線路から出力し、その第2の主線路の一端は抵抗で終端したので、1つのリアクタンス素子を変化させることのみにより、第2次高調波の整合ができる。このため、本発明

\* 明は、調整が簡単であり、再現性が良く、設計性が良い、という効果がある。

【0022】また、本発明は、第2次高調波整合回路内に閉回路を有して、この閉回路で共振する信号のみを送る。したがって、増幅器で発生する不要なスプリアスを阻止する効果も合わせ有している。

【図面の簡単な説明】

【図1】本発明の一実施例を示す電力増幅器の構成図

【図2】上記実施例における第2次高調波整合回路の機能を説明するスミスチャートの例

【図3】上記実施例における第2次高調波整合回路の機能を説明する伝達特性図

【図4】上記実施例における第2次高調波整合回路の機能を説明する入力インピーダンスの周波数特性図

【図5】電力増幅器の従来例を示す構成図

【図6】上記従来例の入力インピーダンスの周波数特性図

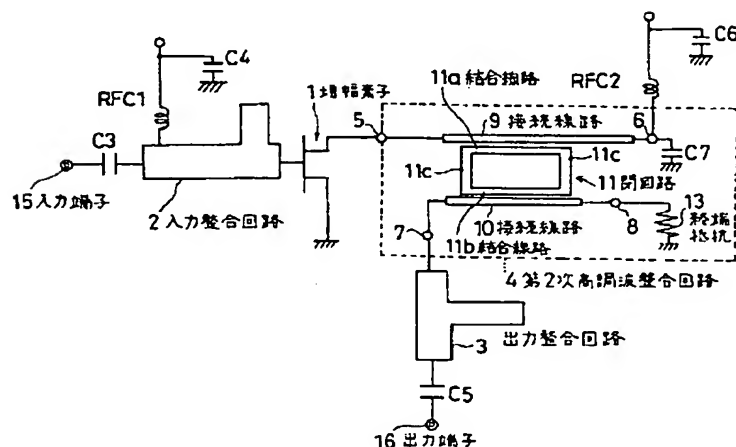
【図7】上記従来例の電力増幅器の最適状態からずれた場合のインピーダンスの軌跡を示す図

【符号の説明】

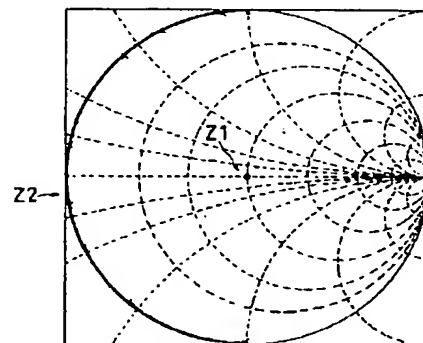
- 1…増幅素子
- 2…入力整合回路
- 3…出力整合回路
- 4…第2次高調波整合回路
- 5…第2次高調波整合回路の入力端子
- 9, 10…接続線路
- 7…第2次高調波整合回路の出力端子
- 11…閉回路
- 11a, 11b…結合線路
- 11c…接続線路

- C3, C4, C5, C6, C7…キャパシタ
- RFC1, RFC2…チョークコイル

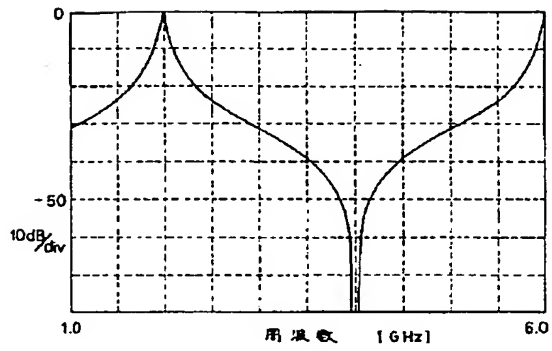
【図1】



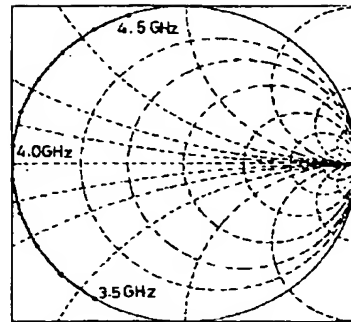
【図2】



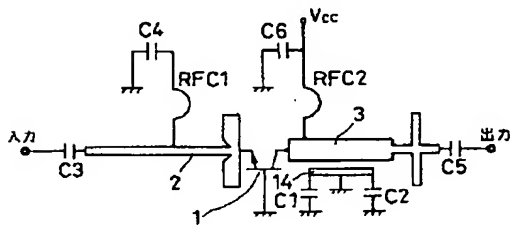
【図3】



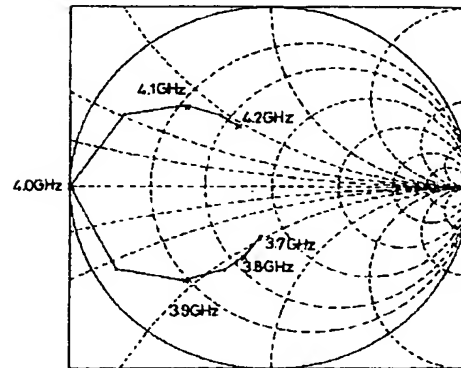
【図4】



【図5】



【図6】



【図7】

